

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2003136499 A

(43) Date of publication of application: 14.05.03

(51) Int. Cl

B81C 1/00

G02B 26/02

H01L 21/306

(21) Application number: 2001339734

(71) Applicant: SEIKO EPSON CORP

(22) Date of filing: 05.11.01

(72) Inventor: YAMAZAKI TETSURO

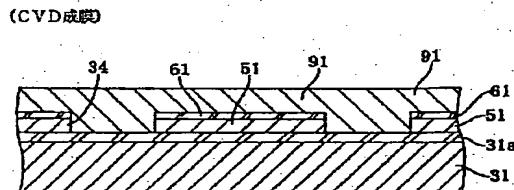
(54) MICROMACHINE AND ITS MANUFACTURING  
METHOD

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a method for manufacturing a micromachine with excellent yield and precision by improving adhesiveness of a sacrificial layer.

SOLUTION: When manufacturing the micromachine provided with fine structure by using a sacrificial layer 91, prior to formation of the sacrificial layer 91, a thin film of a structure body 51 to be overlapped by the sacrificial layer 91 or a thin adhesive layer 61 with high adhesiveness to a substrate having a material different from or same as that of the sacrificial layer 91 is thinly formed by spattering, thereby improving the adhesiveness of the sacrificial layer 91. Thus, handling is easy during manufacturing process. There is no need to roughen a surface of the structure body for improving the adhesiveness to the sacrificial layer 91, so that the micromachine with high precision can be mass-produced with an excellent yield.

COPYRIGHT: (C)2003,JPO



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-136499

(P2003-136499A)

(43) 公開日 平成15年5月14日 (2003.5.14)

(51) Int.Cl.

識別記号

B 8 1 C 1/00

G 0 2 B 26/02

H 0 1 L 21/306

F I

マーク (参考)

B 8 1 C 1/00

2 H 0 4 1

G 0 2 B 26/02

E 5 F 0 0 4

H 0 1 L 21/302

P

審査請求 未請求 請求項の数13 O L (全 8 頁)

(21) 出願番号 特願2001-339734(P2001-339734)

(22) 出願日 平成13年11月5日 (2001.11.5)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 山▲崎▼ 哲朗

長野県諏訪市大和3丁目3番5号 セイコ  
一エプソン株式会社内

(74) 代理人 100095728

弁理士 上柳 雅善 (外2名)

F ターム (参考) 2H041 AA04 AB14 AC06 AZ01 AZ08

5F004 BA19 DA19 DB01 DB30 EA10

EB08

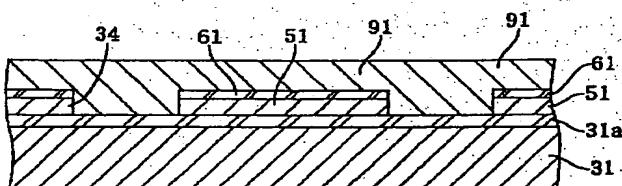
(54) 【発明の名称】 マイクロマシンおよびその製造方法

(57) 【要約】

【課題】 犀性層の密着性向上し、マイクロマシンを歩留り良くまた精度良く製造する方法を提供する。

【解決手段】 微細構造を備えたマイクロマシンを犠牲層9.1を用いて製造する際に、犠牲層9.1を成膜する前に、薄膜状で、犠牲層9.1が積み重ねられる構造体5.1あるいは基板との密着性の高い密着層6.1を犠牲層9.1とは異なる素材あるいは犠牲層と同種の素材を、スパッタリングにより薄く成膜することで、犠牲層9.1の密着性を改善する。したがって、製造プロセスの途中でのハンドリングが容易となり、犠牲層9.1との密着性を向上するために構造体の面を粗面化する必要もないでの、精度の高いマイクロマシンを歩留まり良く量産することができる。

(CVD成膜)



## 【特許請求の範囲】

【請求項1】 基板または構造体となる支持層に犠牲層を挟んで構造層を形成し、その後、犠牲層を除去して前記構造層を有するマイクロマシンを製造する方法であつて、

前記犠牲層に先立つて、前記支持層の表面に、当該支持層および前記犠牲層との密着性が高く、薄膜状の密着層を形成する第1の工程と、

前記密着層の上に犠牲層を形成する第2の工程と、エッチャントにより前記犠牲層をエッティングする工程とを有するマイクロマシンの製造方法。

【請求項2】 請求項1において、前記密着層は、前記犠牲層をエッティングする工程で除去されるマイクロマシンの製造方法。

【請求項3】 請求項2において、前記第1の工程では、前記犠牲層と同じ素材をスパッタリングして前記密着層を形成し、

前記第2の工程ではCVDにより前記犠牲層を形成するマイクロマシンの製造方法。

【請求項4】 請求項1において、前記支持層および前記構造層によりアクチュエータが形成されるマイクロマシンの製造方法。

【請求項5】 請求項4において、前記アクチュエータは静電型のアクチュエータであるマイクロマシンの製造方法。

【請求項6】 請求項1において、前記支持層は、アルミニウムであり、

前記密着層は窒化チタンであり、

前記犠牲層はシリコンであり、

前記エッチャントは、フッ化キセノンであるマイクロマシンの製造方法。

【請求項7】 請求項3において、前記支持層はアルミニウムであり、

前記密着層および犠牲層はシリコンであり、

前記エッチャントは、フッ化キセノンであるマイクロマシンの製造方法。

【請求項8】 請求項3において、前記支持層はニッケル系の素材であり、

前記密着層および前記犠牲層は銅であり、

前記エッチャントはアルカリ溶液であるマイクロマシンの製造方法。

【請求項9】 請求項3において、前記支持層はポリシリコン・ゲルマニウムであり、

前記密着層および前記犠牲層はポリーゲルマニウムであり、

前記エッチャントは過酸化水素であるマイクロマシンの製造方法。

【請求項10】 請求項3において、支持層はポリイミドであり、

前記密着層および前記犠牲層はチタンであり、

前記エッチャントはフッ化水素であるマイクロマシンの製造方法。

【請求項11】 基板または構造体となる支持層と対峙して形成された構造層を有するマイクロマシンであつて、

前記支持層の表面の前記構造層と対峙する面に、当該支持層との密着性の高い素材からなる薄膜状の密着層が形成されているマイクロマシン。

【請求項12】 請求項11において、前記支持層および構造層により少なくとも1つのアクチュエータが形成されるマイクロマシン。

【請求項13】 請求項12において、前記アクチュエータは静電型のアクチュエータであるマイクロマシン。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、犠牲層を用いて成形するミクロンあるいはサブミクロンのマイクロマシンの製造方法に関するものである。

## 【0002】

【従来の技術】 プロジェクタなどの画像表示装置のライバルブとして、液晶デバイスに代わり、光をオンオフ制御でき、高速動作可能なスイッチングデバイスあるいは画像表示デバイスが求められている。その1つがミクロンオーダあるいはさらに小さなサブミクロンオーダの微細構造（マイクロストラクチャ）を備えたマイクロマシンによるスイッチングデバイスである。

## 【0003】

【発明が解決しようとする課題】 マイクロマシンを製造する1つの有効な方法は、フォトリソグラフィ技術を用いての構成を複数の構造層に分けて積層する方法である。この製造方法では、複数の構造層で犠牲層を挟んで成形することにより、たとえば、アクチュエータが駆動する空間を作成する。

【0004】 したがって、犠牲層の厚みは数1.00nmから数μmあるいはそれ以上の厚みとなるよう成膜する必要があり、最終的には構造層に影響を与えずにエッティングにより除去する必要がある。犠牲層は、下地層（支持層）の上に、直接的にCVD（化学蒸着法）、スパッタまたはスピノコートなどを用いて成膜されており、例えばCVDではRFパワーや基板温度を管理し、成膜条件を最適化することにより、犠牲層としての機能、すなわち、成形に必要な膜厚（体積）や均一性を確保している。

【0005】 犠牲層を成膜する際の1つの重要な問題は、犠牲層の下層であり、犠牲層を積み重ねる基板あるいは下の構造体を含む支持層との密着性の有無である。例えば、シリコン製の犠牲層は、エッチャントとしてフッ化キセノン（XeF<sub>2</sub>）を採用することにより、プラズマレスで高いエッティングレートでのドライエッティングが可能である。さらに、アモルファスシリコン（a-Si）

i) はCVDにより低温で成膜できるという利点がある。したがって、シリコン製の犠牲層は、微細構造体の製造に適していると考えられている。しかしながら、シリコン製の犠牲層はフッ化キセノンではエッティングされないアルミニウムなどにより支持層を形成したときに、その支持層との密着性が低い。

【0006】犠牲層の密着性が低いと、犠牲層を介して構造層を積層した後に、他のプロセスや犠牲層を除去するプロセスに移行する途中のハンドリングで、振動などが加わると構造体がダメージを受ける要因となる。さらに、エッティングする前に犠牲層が下層の支持層と剥がれてしまうと、犠牲層としての機能を十分に果たさないことになり、結果的に、マイクロマシンの歩留りの低下や、品質の低下に繋がる。

【0007】犠牲層の密着性を向上するために、下地となる支持層の表面を荒らして接触面積を増大し、それによるアンカー効果を用いる方法がある。しかしながら、この方法では、密着性は向上できても、荒れた下地の形状が犠牲層にも引き継がれてしまい、その犠牲層の上に成膜される構造層にも凹凸ができてしまう。このため、結果として製造される構造体の精度は劣化してしまい好ましくない。

【0008】一方、アルミニウムとの密着性の良い素材も知られている。たとえば、窒化チタンがその一例であるが、窒化チタンはフッ化キセノンではエッティングできないし、シリコン製の犠牲層ほど成膜が容易なものではなく、所望の厚みを確保することが難しい。

【0009】このように、犠牲層としては支持層と密着性が高く、膜厚を容易に確保できるものが望ましいが、密着性の高い材質はエッティングが困難であったり、成膜が困難であり、成膜が容易なものは密着性が低いことが多い。したがって、構造体の材料に対して犠牲層として十分に活用できる材料は限られてしまう。したがって、上記のようにアルミニウムを構造層としたときにシリコン製の犠牲層は、エッティング工程や成膜工程を考えるとベストな組み合わせであるが、密着性が低いために実際には使用できないといった問題が生じる。

【0010】そこで、本発明においては、材質的に支持層との密着性の低い犠牲層であっても、支持層の表面を加工しなくとも支持層との密着性を向上し、その密着性の高い面でも犠牲層としての機能を十分に果たせる製造方法を提供することを目的としている。そして、アルミニウムを構造層としたときのシリコン製の犠牲層のように、エッティング工程や成膜工程を考えると、ベストな組み合わせが密着性の点で使用できないような事態を解消し、密着性の点から採用が差し控えられている犠牲層を用いた方法により、他種多様な微細構造体を製造可能にすることを目的としている。そして、品質の良いマイクロマシンをさらに容易に歩留りも高く低コストで量産できる製造方法を提供することを目的としている。

### 【0011】

【課題を解決するための手段】従来の製造方法では、犠牲層がエッティングにより除去される層であり、構造層と異なり、上記のような密着性は考慮されておらず、構造層より除去し易いものが選択されている。このため、本発明のように犠牲層の密着性に着目したものはない。したがって、従来の犠牲層は所望の厚みを確保することだけを考えた単層であるのに対し、本発明においては、最終的に除去される犠牲層ではあるが、支持層と犠牲層の間に密着性の高い薄膜状の密着層を設けることで、犠牲層の密着性が向上すると共に、膜厚を確保し易く、エッティング特性も優れた犠牲層によりマイクロマシンを製造できるようにしている。

【0012】すなわち、本発明は、基板または構造体となる支持層に犠牲層を挟んで構造層を形成し、その後、犠牲層を除去して構造層を有するマイクロマシンを製造する方法であって、犠牲層に先立って、支持層の表面に、この支持層および犠牲層との密着性が高く、薄膜状の密着層を形成する第1の工程と、密着層の上に犠牲層を形成する第2の工程と、エッチャントにより犠牲層をエッティングする工程とを有することを特徴としている。

【0013】支持層と犠牲層との間に薄膜状の密着層を設けることで、互いの密着性は良くなり密着性が低いことに起因するトラブルは解消できる。また、支持層の表面を粗面にする必要ないので、それに伴い精度が劣化することも防止できる。その一方で、薄膜の密着層、例えば、数 $\mu\text{m}$ の支持層に対して、数 $1.00\text{A}$ 程度の薄膜の密着層とすることにより、成膜が難しい密着層であっても、容易に成膜することができ、製造工程上の負荷は少ない。さらに、エッティングによる除去が難しい密着層であっても薄膜であれば構造体の表面に残っていても、構造体の性能にはほとんど影響を与えない。したがって、マイクロマシンの製造工数にほとんど影響を与えないに、また、マイクロマシンの性能にほとんど影響を与えないに、さらに、犠牲層の材料を変えずに犠牲層の密着性を向上できる。このため、エッティングで除去する点や、膜厚を確保する点などの密着性以外の点では、ベストな選択肢である犠牲層を密着性の点でも満足できる条件で利用することが可能となる。したがって、構造体の材質や用途に応じて犠牲層として選択できる素材の範囲が広がり、品質の良いマイクロマシンをいっそう容易に、歩留り良く製造することができる。

【0014】このため、上述した構造体がアルミニウムであるときに、支持層をアルミニウムとし、密着層に窒化チタンを採用することで、犠牲層としてシリコンを採用することができ、エッチャントとしてフッ化キセノンを採用することができる。この組み合わせは、シリコンを犠牲層としてCVD(化学蒸着法)で成膜できるので膜厚を確保するのも容易であり、後にシリコン製の犠牲層をフッ化キセノンで容易にエッティング除去できるの

で、量産性が高い。また、窒化チタンを密着層として設けてあるので、犠牲層の密着性が問題になることはない。

【0015】フッ化キセノンによるエッティングでは、薄膜の窒化チタンがアルミニウム製の構造体の表面に残ることになるが、薄膜であるので電気的あるいは機械的な影響が生じることはない。すなわち、この製造方法では、基板または構造体となる支持層と対峙して形成された構造層を有するマイクロマシンであって、支持層の表面の構造層と対峙する面に、当該支持層との密着性の高い素材からなる薄膜状の密着層が形成されているマイクロマシンが提供されるが、密着層はマイクロマシンの性能などを劣化させる要因とはならない。逆に、密着層を絶縁層のような目的で積極的な機能を果たすように設計することも可能である。

【0016】一方、本発明の製造方法であれば、膜厚は犠牲層で確保できるので、密着層としては、密着性は高いが膜厚を得ることが難しい方法で成膜される層を利用することができる。この場合は、密着層は犠牲層と同じ材料で成膜することが可能なので犠牲層をエッティングする工程で、犠牲層と共に密着層もエッティングで除去することが可能であり、さらに密着層の影響はなくなる。例えば、第1の工程では、犠牲層と同じ素材をスパッタリングして密着層を形成し、第2の工程では膜厚確保の容易なCVDにより犠牲層を形成するようにしても良い。たとえば、支持層がアルミニウムのときは密着層をシリコンをスパッタリングすることにより成膜し、犠牲層はシリコンをCVDにより成膜することが可能であり、スパッタリングされたシリコン膜の密着性を利用することが可能である。そして、これらシリコン製の密着層および犠牲層はフッ化キセノンで除去できる。

【0017】さらに、支持層はニッケル系の素材のときは密着層として銅をスパッタリングした膜を用い、犠牲層として銅をCVDによる成膜して用いることができる。この場合もアルカリ溶液で密着層および犠牲層を除去できる。支持層がポリーシリコン・ゲルマニウムのときは、密着層としてポリーゲルマニウムをスパッタリングして成膜し、犠牲層としてはポリーゲルマニウムのCVDにより膜を用いることができる。エッチャントは過酸化水素となる。さらに、支持層がポリイミドの場合は、密着層としてチタンをスパッタリングして成膜し、犠牲層としてはチタンのCVDにより成膜でき、エッチャントはフッ化水素となる。

【0018】このようにして、本発明のマイクロマシンの製造方法は、犠牲層として、支持層や構造層と密着性の低い素材を利用することが可能となるので、静電型などのアクチュエータを備えたスイッチングデバイスなどを製造するに好適な製造方法である。

【0019】

【発明の実施の形態】以下では、図面を参照して本願の

発明をさらに説明する。図1に示したマイクロマシン（微細構造体）の光スイッチングデバイス1は、干渉型のスイッチングデバイスの1つである。この光スイッチングデバイス1は、ガラス基板21の裏面に半透過膜22が設けられたハーフミラーであり、半透過膜22に対面するように設けられた反射体40がアクチュエータ構造33により駆動され入射光71をスイッチングする。

【0020】この干渉型の光スイッチングデバイス1は、アクチュエータ構造33の駆動回路が形成された半導体基板31を支持基板として構成されており、半導体基板31の上方の面（表面）31aに、静電型のアクチュエータ構造33と、このアクチュエータ構造33に駆動される反射体（被駆動体）40とが基板31の側（下側）からこの順番で積層され、反射体40の上面が反射面42となっている。これらのアクチュエータ構造33および反射体40が1つの画素をオンオフするスイッチング素子となり、それらが2次元に配列され、各々のアクチュエータ構造33により反射体40が上下に駆動される。

【0021】このデバイス1においては、図1の右側に示すように、アクチュエータ構造33により反射体40の反射面42がハーフミラー21に密着していると、反射面42により反射された入射光71はそのまま出射光72として出力され、オン状態となる。一方、図1の左側に示すように、アクチュエータ構造33により、反射体40が下方向に駆動され、反射体40の反射面42と、ハーフミラー21の半透過面22とが離れ、ハーフミラー21により反射された光71と、反射面42により反射された光とが干渉して弱め合う距離になるとデバイス1からは光71が出射されなくなるのでオフ状態となる。

【0022】以下に、本発明の製造方法により光スイッチングデバイス1を製造する過程について図2～図7を参照しながら説明する。先ず、図2に示すように、シリコン基板31に熱酸化膜31aを形成する。次に、図3に示すように、その酸化膜31aの上方に第1の構造層51となるアルミニウムをスパッタリング成膜する。この支持層51は図1に示したアクチュエータ構造33の下電極34として機能するものである。

【0023】そして、この第1の構造層51の表面51aに、窒化チタン（TiN）をスパッタリングして100Å程度の薄膜に成膜する。これら第1の構造層51および窒化チタンの層61は、共に所定の形状にパターニングされる。その後に、図4に示すように、a-SiをCVD（化学蒸着法）により犠牲層91として、数μm程度の膜厚に成膜する。

【0024】したがって、本例の製造方法では、第1の構造層51が支持層となり、第1の工程として、その表面に窒化チタンからなる密着層61を形成する。そして、第2の工程として、a-SiをCVD（化学蒸着

法)により犠牲層91として、密着層61に対して数10倍の厚みの層を形成(成膜)する。窒化チタン層61は、アルミニウムからなる支持層51およびシリコン製の犠牲層91とも密着性が高い層であり、以降の工程において犠牲層91が剥離するのを防止できる。

【0025】犠牲層91を成膜した後、図5に示すように、犠牲層91をパターニングして、上電極35となる第2の構造層52を、アルミニウムをスパッタリングすることにより形成する。さらに、このようにして犠牲層91を挟んで支持されたアクチュエータ構造33の上に、反射体40を形成する。反射体40は、樹脂や酸化シリコンなどを積層してパターニングする方法により製造することができる。

【0026】アクチュエータ構造33の上部構造が完成すると、さらに、図6に示すように、アクチュエータ構造33の上部構造の上に反射体40が形成されたワープ50をチャンバーなどに入れて、エッチャント81にフッ化キセノン(XeF2)を用いて、犠牲層91をドライエッチングする。これにより、図7に示すように、第1の構造層51と第2の構造層52の間に所定のスペースができ、アクチュエータ構造33を有し反射体40を駆動できるスイッチングデバイスとして機能するマイクロマシン(微細構造体)50が製造される。また、本例では、窒化チタンの層(密着層)61は除去されず、そのままアクチュエータ構造33の下部電極34に積層されている。そして、マイクロマシン50をガラス基板21の裏面に半透過膜22が設けられたハーフミラーに對面するようにセットすると、図1に示したように、光スイッチングデバイス1が得られる。

【0027】本例の製造方法では、図3に示したように、アルミニウム製の第1の構造層51のアルミニウムと、シリコン製の犠牲層91の間に窒化チタン製の密着層61を設けることで、第1の構造層51と犠牲層91との密着性を向上している。したがって、犠牲層91が製造プロセスの途中で剥がれることを防止できる。その一方で、第1の構造層51がシリコンとの密着性の高い窒化チタンの層61で覆われているので、シリコン製の犠牲層91をCVDにより効率良く成膜することが可能であり、短時間で所望の膜厚(体積)の犠牲層91を形成できる。また、シリコン製の犠牲層91を、エッチャント81のフッ化キセノンにより効率良くエッチングし除去することが可能である。

【0028】また、密着層61として採用されている窒化チタンの層61は、密着性が確保できれば良いだけなので、第1の構造層51の表面を覆う程度の非常に薄い膜で良く、スパッタリングで短時間で成膜することができる。また、非常に薄い膜とすることにより、窒化チタン層61が犠牲層91をエッチングした後に残ってもアクチュエータ構造33の性能に影響を与えることはなく、窒化チタン層61をエッチングなどにより除去する

必要もない。

【0029】したがって、本例の製造方法であれば、製造プロセスを大幅に変更することなく、また、製造上の工数を大幅に増やすことなく、密着性の高い状態で製造上有利なシリコン製の犠牲層91を用いることができる。このため、製造効率を向上することが可能となり、製造上の犠牲層の剥離に関連するトラブルを未然に防止でき、歩留りを向上させることができる。

【0030】また、本発明の製造方法では、上述したように、支持層51と犠牲層91との間に密着層61を入れることで、密着性の不足を解消しているため、犠牲層91の表面を粗面化してアンカー効果を得る必要もなく、それによって製品精度が劣化するといった2次的な問題も解消できる。

【0031】さらに、このように支持層と犠牲層との間に密着層を設けることによる効果は大きい。このような本発明の製造方法は、上記の例に限定されず、図8に例示したような組み合わせであっても良い。もちろん、図8に例示したパターンも例示にすぎず、本発明を限定するものではない。上記に示した製造方法は、図8のパターン1に相当するものである。

【0032】これに対し、図8に示したパターン2の組み合わせは、第1の構造層51としてアルミニウムを用い、犠牲層91としてもシリコンを用い、エッチャント81としてもフッ化キセノンを用いており、これらの点ではパターン1と共通するが、密着層61を窒化チタンの層ではなく、スパッタリングされたシリコン膜により層61を形成している。

【0033】スパッタリングによる成膜方法は、下層の上にスパッタリングによる上層を強固に密着させることができるが、膜厚を確保するには非常に時間がかかる。これに対して、本例では図9に示すように、支持層51の表面に、スパッタリングによるシリコン製の薄い密着層62を形成し、その上にシリコンをCVDにより積層し犠牲層91を形成している。スパッタリングされたシリコンの密着層62は、下層のアルミニウム製の構造層51に対して、十分な密着力を備えている。同時に、密着層62の上層の犠牲層91とも、同じシリコンであるので十分な密着力を備えている。したがって、この製造方法によても、アルミニウム製の構造層51に対して密着性の高いシリコン犠牲層91として成膜できる。このため、この製造方法によても、上記と同様に歩留まり良く効率的にマイクロマシンを製造できる。

【0034】また、スパッタリングにより成膜された密着層62は、犠牲層91と同じ素材であるので、図10に示すように、エッチャント81にフッ化キセノンを用いたエッチング工程において、犠牲層91と共に密着層62も除去される。したがって、図11に示すように、密着層62がアクチュエータ構造33の下電極34の表面に残らない。このため、犠牲層91と異種材料による

密着層が絶縁膜などとしてアクチュエータ構造に有用であれば、窒化チタン層61のようにエッティング工程で残すことが可能であり、有用でない場合は、スパッタリングされたシリコン製の密着層62のようにエッティング工程で除去することが可能である。

【0035】図8に示すパターン3は、支持層51および第2の構造層52はニッケル(Ni)であり、密着層62は銅をスパッタリングして成膜し、犠牲層91は銅をCVDにより成膜するものである。そして、エッチャント81は、塩化アンモン第2銅とアンモニアの混合液(アルカリ溶液)を用いている。このパターン3も、パターン2と同様に、犠牲層91の成膜方法を変えて成膜することで、犠牲層91と構造層51との間に密着層62を形成し、十分な付着力を得ると共に最終的に密着層62も除去するようにしている。

【0036】図8のパターン4～5も同様であり、パターン4では、支持層51および第2の構造層52はポリーサリコン・ゲルマニウムであり、密着層62はポリーゲルマニウムをスパッタリングで形成し、犠牲層91はポリーゲルマニウムをCVDにより成膜して形成している。また、エッチャント81は過酸化水素(H<sub>2</sub>O<sub>2</sub>)を使用できる。

【0037】パターン5は、支持層51はポリイミドであり、密着層62はチタン(Ti)層をスパッタリングで形成し、犠牲層91はチタン(Ti)層をCVDで形成する。エッチャント81は10%程度のフッ化水素(HF)を使用できる。

【0038】これらに示したように、犠牲層91は最終的には除去されるものではあるが、犠牲層91と構造層51との間に薄膜状の密着層61または62を設けることにより、犠牲層91と構造層51の密着性を改善することが可能であり、さらに、密着層61または62は犠牲層91と共に除去されるか、あるいは除去されない場合でも、構造層51の本来の機能、すなわち、アクチュエータとしての機能には影響を与えないようにすることができる。そして、密着層61または62の上に犠牲層91をCVDやスピンドルにより成膜することができる。したがって、構造層51との密着性をそれほど考慮せずに、膜厚の確保が容易でエッティングも容易であるという本来の犠牲層の特性を重要視して選択することができる。犠牲層の選択の幅が広がる。このため、製造プロセスにおいて、より効率的で歩留まりの良い犠牲層を選択することができる。

【0039】なお、上記では静電駆動型のアクチュエータ構造33に基づき説明しているが、ピエゾアクチュエータなどの他のアクチュエータを備えた微小電子機械についても本発明を適用することができる。また、光スイッチングデバイスに限らず、基板上に微細構造(マイクロマシン)を有するものであれば、他の用途のデバイスなどに対しても本発明を適用できる。例えば、光以外の

スイッチングデバイスであっても良く、アクチュエータの代わりに、同等の構成で圧力センサや加速度センサなどのセンサとして機能するデバイスを製造するプロセスに対しても本発明は有用である。

#### 【0040】

【発明の効果】以上に説明したように、本発明においては、微細構造を備えたマイクロマシンを犠牲層を用いて製造する際に、犠牲層を成膜する前に、薄膜状で、犠牲層が積み重ねられる構造体あるいは基板との密着性の高い密着層を、犠牲層とは異なる素材あるいは犠牲層と同種の素材をスパッタリングにより薄く成膜することで、犠牲層の密着性を改善している。したがって、製造プロセスの途中でのハンドリングが容易となり、犠牲層との密着性を向上するために構造体の面を粗面化する必要もないで、精度の高いマイクロマシンを歩留まり良く量産することができる。

#### 【図面の簡単な説明】

【図1】干渉型の光スイッチングデバイスの概要を示す図である。

【図2】図1に示した本発明に係る光スイッチングデバイスのアクチュエータ(マイクロマシン)を形成する製造プロセスを示し、基板に酸化膜が成膜された状態を示す図である。

【図3】図2に続く光スイッチングデバイスの製造プロセスを示し、支持層(第1の構造層)および密着層がバーニング形成された状態を示す図である。

【図4】図3に続く光スイッチングデバイスの製造プロセスを示し、犠牲層がCVDにより成膜された様子を示す図である。

【図5】図4に続く光スイッチングデバイスの製造プロセスを示し、犠牲層がバーニングされ、その表面に第2の構造層が形成された様子を示す図である。

【図6】図5に続く光スイッチングデバイスの製造プロセスを示し、犠牲層がエッティングされる様子を示す図である。

【図7】図6に続く光スイッチングデバイスの製造プロセスを示し、犠牲層が除去されアクチュエータが形成され、光スイッチングデバイスが製造された様子を示す図である。

【図8】本発明に係る光スイッチングデバイスの製造プロセスに係る、異なる例の各層の材料および成膜方法、さらにエッチャントの組み合わせを示す表である。

【図9】図8のパターン2～5に示すマイクロマシンの製造プロセスを示し、スパッタリングにより密着層が成膜され、CVDにより犠牲層が成膜された様子を示す図である。

【図10】図9に続く光スイッチングデバイスの製造プロセスを示し、密着層および犠牲層がエッティングされる様子を示す図である。

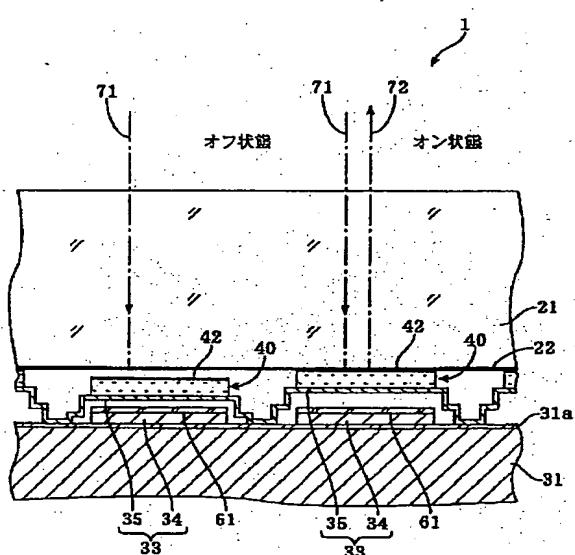
【図11】図10に続く光スイッチングデバイスの製造

プロセスを示し、犠牲層および密着層が除去されたアクチュエータが形成され、光スイッチングデバイスが製造された様子を示す図である。

【符号の説明】

- 1 光スイッチングデバイス (マイクロマシン)
- 20 ガラス基板、21 ハーフミラー
- 31 半導体基板、31a 酸化膜
- 33 アクチュエータ構造、34 下電極、35 上電極

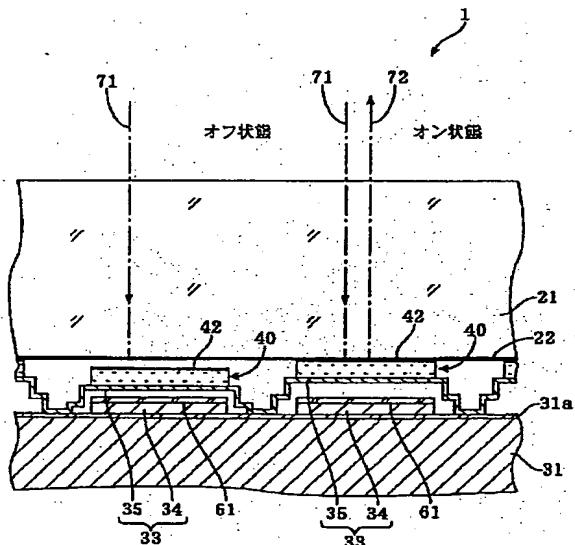
【図1】



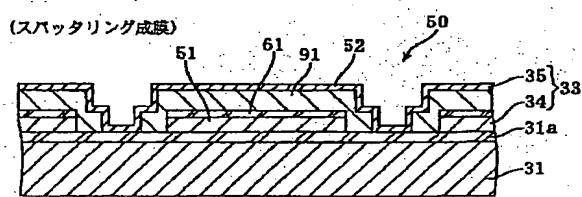
【図2】



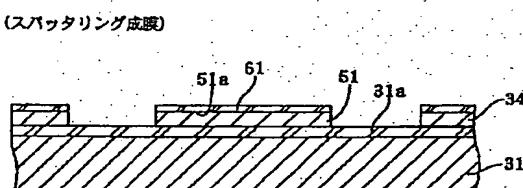
【図3】



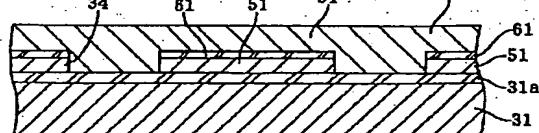
【図4】



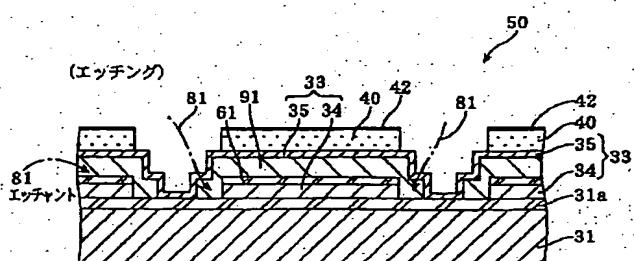
【図5】



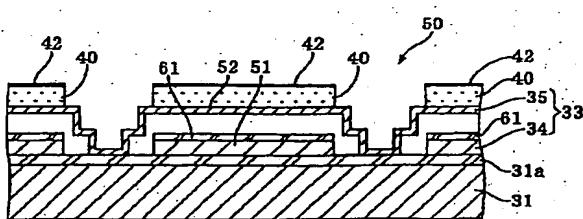
(CVD成膜)



【図6】



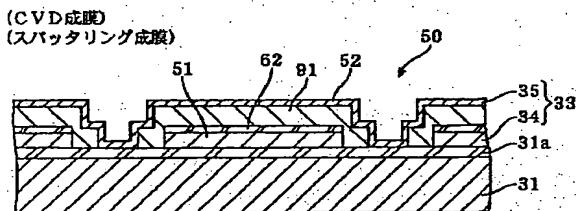
【図7】



【図8】

	基板表面	支持層 (第1の構造層)	密着層/成膜方法	種性層/成膜方法	エンチャント	第2の構造層
パターン1	SiO <sub>2</sub>	Al	Ti/スパッタ	α-Si/CVD	XeF <sub>2</sub>	Al
パターン2	SiO <sub>2</sub>	Al	Si/スパッタ	α-Si/CVD	XeF <sub>2</sub>	Al
パターン3	SiO <sub>2</sub>	Ni (Ni-P)	Cu/スパッタ	Cu/CVD	アルカリ溶液	Ni (Ni-P)
パターン4	SiO <sub>2</sub>	Poly-SiGe	Poly-Ge/スパッタ	Poly-Ge/CVD	H <sub>2</sub> O <sub>2</sub>	Poly-SiGe
パターン5	SiO <sub>2</sub>	ポリイミド	Ti/スパッタ	Ti/CVD	10%HF	ポリイミド

【図9】



【図11】

【図10】

